

Sistem Komputer
Universitas Gunadarma



I/O Port Address Decoding

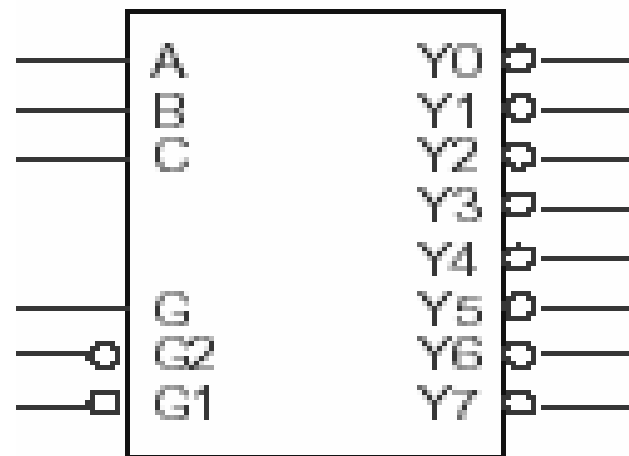
- I/O port address decoding = memory address decoding
- Perbedaan utama antara memori decoding dan isolated I/O decoding adalah banyaknya alamat pada pin yang terhubung ke decoder
- Perbedaan lainnya adalah penggunaan IORC dan IOWC untuk mengaktifkan device I/O pada operasi BACA dan TULIS

I/O Port Address Decoding (cont'd)

- Pin mikroprosesor sebelumnya IO/M = '1', dan pin RD dan RW digunakan untuk mengaktifkan device I/O
- Pada mikroproses terbaru M/IO = 0, dan pin W/R digunakan untuk mengaktifkan device I/O

I/O Port Address Decoding (cont'd)

- Decoding 8-Bit I/O Address
 - Instruksi I/O yang ditetapkan pada 8-bit I/O untuk menggunakan alamat port yang nampak pada A_{15} - A_0 sebagai 0000H - 00FFH.
 - Ilustrasi pada Gambar IC 74ALS138 merupakan decoding 8-bit I/O.



I/O Port Address Decoding (cont'd)

- 8-and 16-Bit I/O Ports
 - Ilustrasi pada gambar IC 74LS139 merupakan suatu sistem yang berisi dua keluaran 8-bit

Programmable Peripheral Interface

■ Programmable peripheral interface (PPI- 82C55) :

- 24 pins untuk I/O, programmable dalam suatu group terdiri dari 12 pins (menggunakan 3 mode operasi)

■ Deskripsi dasar dari PPI - 8255

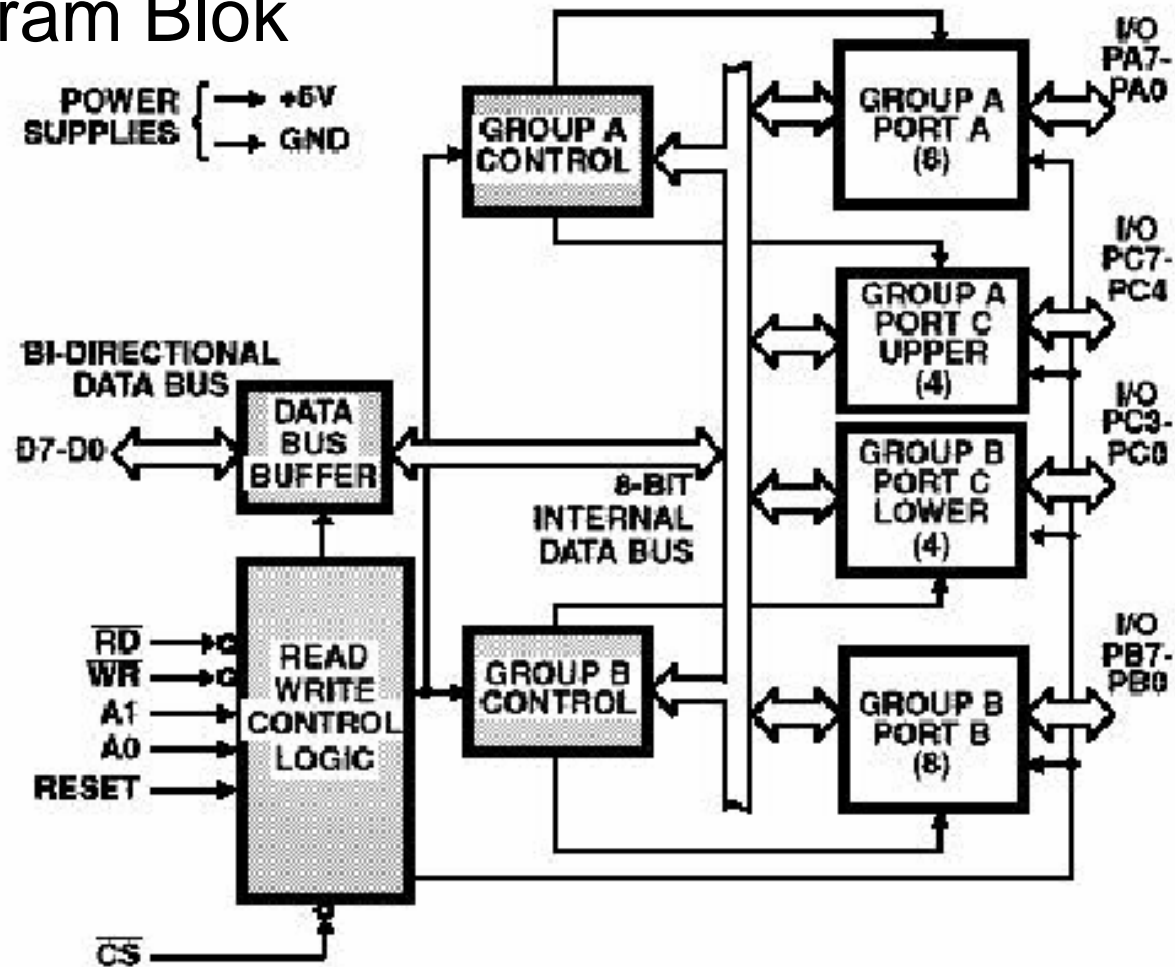
- Terdapat 3 (tiga) I/O port (diberi nama A,B, and C) terprogram dalam kelompok 12 pin :
 - Group A terdiri dari port A (PA_7 - PA_0) dan setengah dari port C high (PC_7 - PC_4)

Programmable Peripheral Interface (lanjutan)

- Group B terdiri dari port B (PB_7 - PB_0) dan setengah dari port C Low (PC_3 - PC_0)
- Suatu 82C55 di aktifkan melalui pin \overline{CS} melalui programming, untuk membaca dan menulis pada suatu port.
- Register pemilih melalui masukan pin A_1 dan A_0 , dimana memilih suatu register internal untuk programming atau operasi

Programmable Peripheral Interface (lanjutan)

- Diagram Blok



Programmable Peripheral Interface (lanjutan)

- Menunjukkan I/O port sebagai tugas pemrograman dan mengakses ke I/O port.

A1	A0	Keterangan
0	0	Port A
0	1	Port B
1	0	Port C
1	1	Control Word

- Gambar IC 82C55 dengan terhubung dengan 80386SX sehingga berfungsi pada 8-bit I/O port (port A), (port B), (port C) and (command register)
- Menggunakan low bank pada 80386SX IO map
- RESET sebagai masukan pada 82C55 sebagai inialisasi pada suatu device untuk mengetahui terjadi proses reset dari mikroprosesor.

Programmable Peripheral Interface (lanjutan)

■ Programming pada 82C55

○ Penentuan command pada bit ke-7 sebagai:

■ Command untuk memfungsikan group A & B (lihat format inisialisasi)

■ Command untuk Set atau Reset yang hanya pada port C pada pemograman 1 atau 2 (lihat format Set/Reset)

Programmable Peripheral Interface (lanjutan)

- Pin Group B (port B dan Port C lower) merupakan pemrograman sebagai input dan output. Group B dapat beroperasi pada mode 0 or mode 1
- Pin Group A (port A dan Port C upper) merupakan pemrograman sebagai input dan output. Perbedaan pada group A adalah dapat beroperasi pada 0, 1, and 2

Programmable Peripheral Interface (lanjutan)

■ Mode 0 operation

- Menyebabkan 82C55 berfungsi sebagai baik suatu alat buffered masukan maupun sebagai alat latch keluaran
- Pada gambar hubungan antara 82C55 dengan 7-segment LED

Programmable Peripheral Interface (lanjutan)

- Mode 1 Strobed Input
 - Menyebabkan port A atau port B berfungsi sebagai alat latch masukan
 - Hal ini mengizinkan data eksternal untuk disimpan ke media penyimpanan sampai mikroprosesor siap mendapatkan kembali data tersebut
 - Port C selalu digunakan pada operasi mode 1 untuk kontrol dan handsaking sinyal bantuan beroperasi dengan baik atau kedua Port A dan Port B sebagai input strobe port

Programmable Peripheral Interface (lanjutan)

- Pada strobe input port menangkap data dari pin port ketika strobe (STB) → diaktifkan IBF (input buffer full) dan INTR (interrupt request) sinyal.
- Mode 1 Strobed Output
 - Penggambaran konfigurasi internal dan timing diagram pada 82C55 ketika operasi sebagai alat stobe output pada mode 1

Programmable Peripheral Interface (lanjutan)

- Kapan saja data ditulis ke suatu port memprogramkan sebagai port keluaran stobe, OBF (output buffer full) sinyal menjadi suatu logika 0 untuk menunjukkan bahwa data adalah persentasi pada suatu port latch
- **Mode 2 Bidirectional Operation**
 - Pada mode 2, hanya group A yang diperbolehkan
 - **Bus Bi-directional**
 - Digunakan sebagai referensi port A dengan IN

Programmable Peripheral Interface (lanjutan)

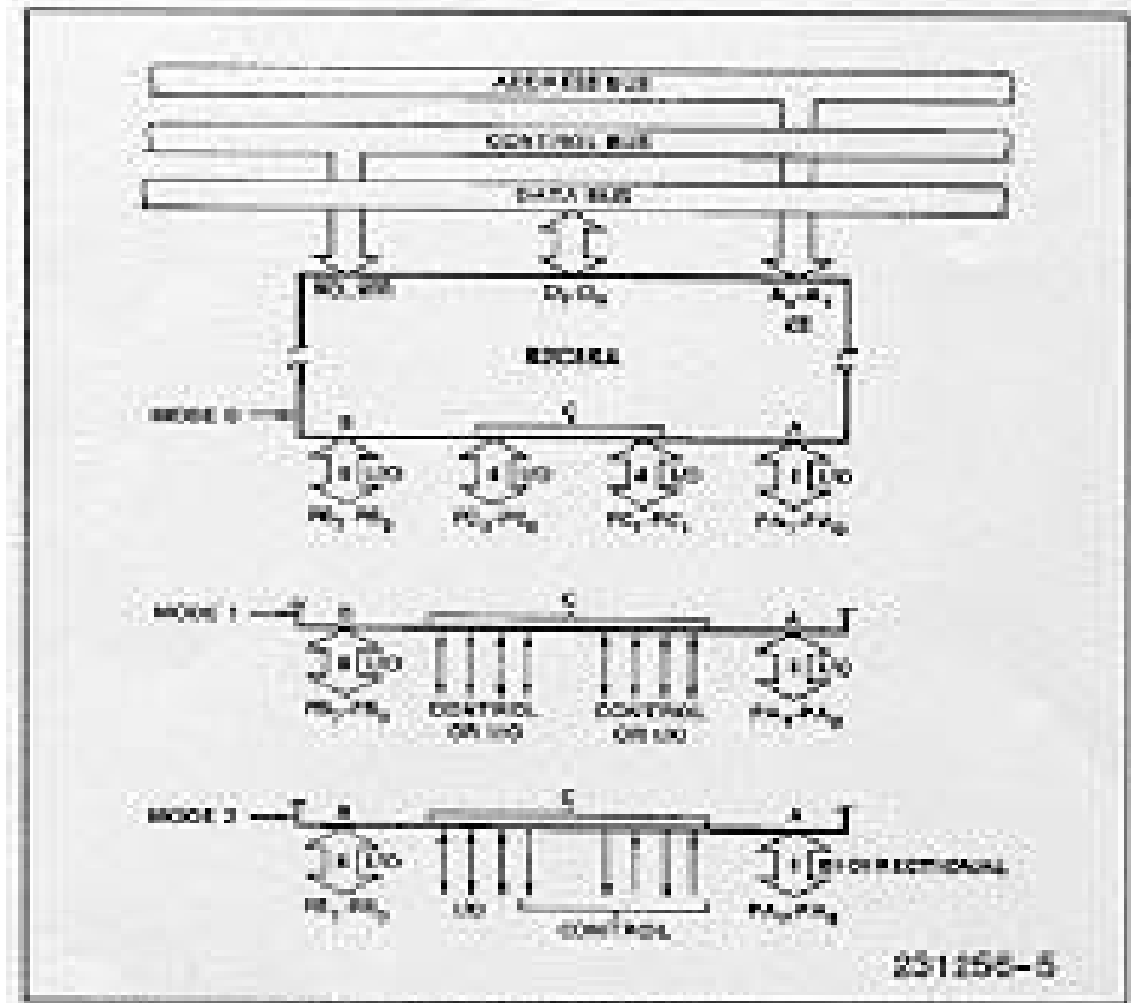
- Untuk mengirimkan data terlebih program tes pertama OBF sinyal untk menentukan apakah penyangga output dalam keadaan dikosongkan, dikirim buffer output melalui intruksi OUT.
- Untuk penerimaan data, pengetesan IBF bit dengan software jika data sedang stobe sampai dengan portif IBF=1 ketika data input menggunakan intruksi IN pada eksternal interface mengirim data sampai pada port yang digunakan ke STB sinyal (STB aktif signal = logic 1 dan data port A dipertahankan didalam port pada port latch

Programmable Peripheral Interface (lanjutan)

- Bit IBF sebagai clear dan data pada akan dipindahkan ke register AL, ketika Instruksi IN dijalankan
- Pada INTR (interrupt request) pin dapat diaktifkan langsung dari data flow sampai pada bus

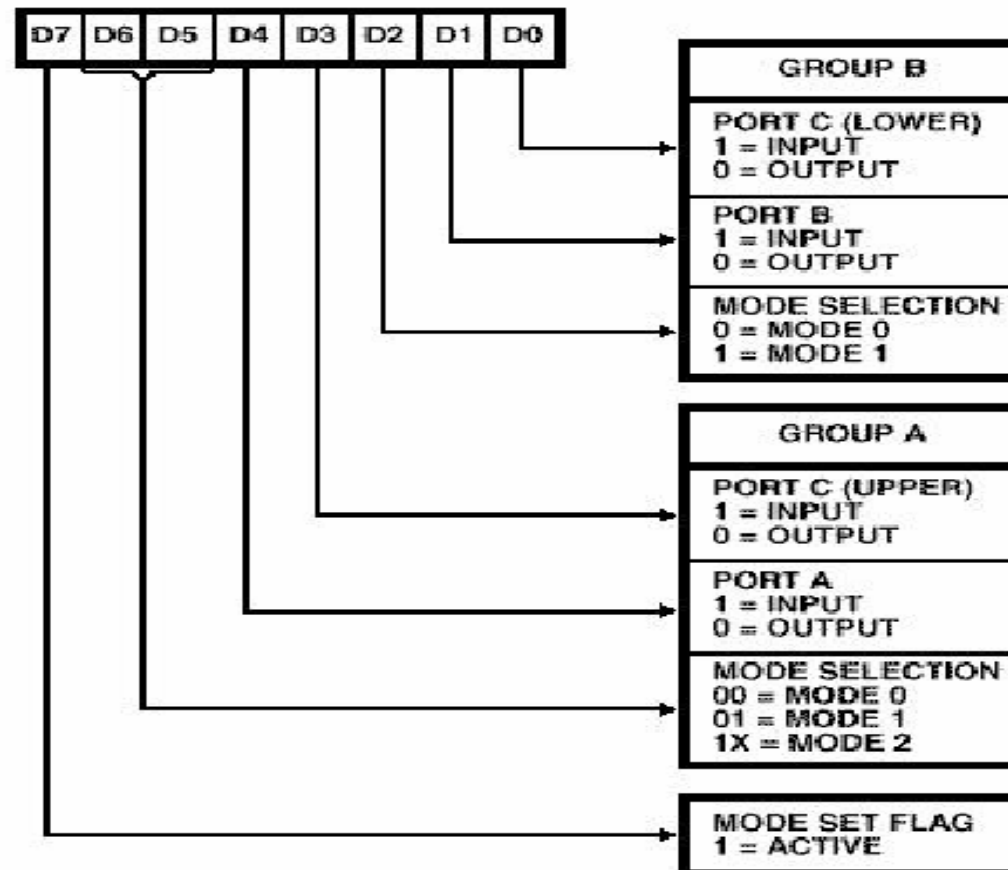
Programmable Peripheral Interface (lanjutan)

- 3 mode operasi pada 82C55



Programmable Peripheral Interface (lanjutan)

- Format Inisialisasi Control Word



Programmable Peripheral Interface (lanjutan)

Format Data Set / Reset

D7	D6	D5	D4	D3	D2	D1	D0
0	X	X	X	Bit Selector			1 = Set 0 = Reset

[Programmable Interval Timer]

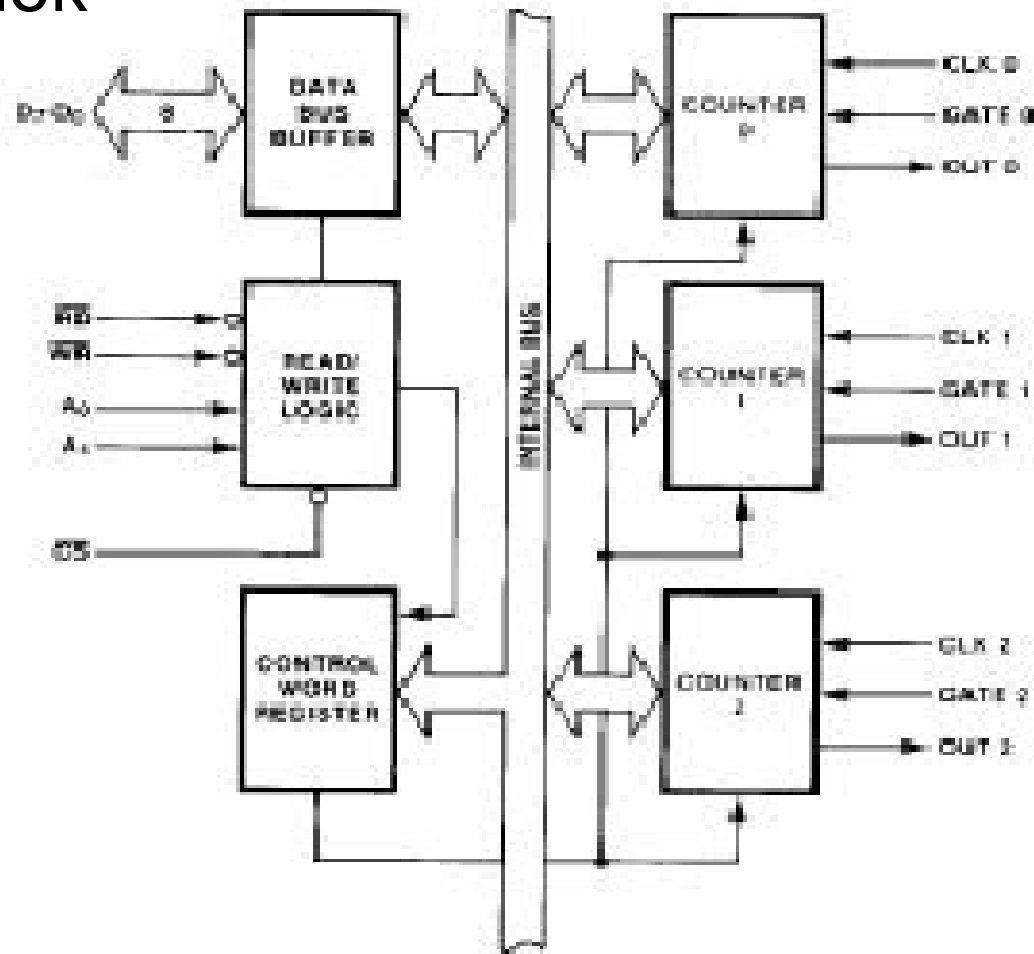
- berfungsi sebagai down counter yang dapat diprogram.
- Terdapat sinyal perantara mikroprosesor, sinyal ini memungkinkan mikroprosesor mengatur konfigurasi mode operasi timer, seperti :
 - Ø Mengisi nilai counter
 - Ø Membaca nilai counter
 - Ø Memprogram mode yang diinginkan

Programmable Interval Timer (lanjutan)

- Fungsi PIT 8254
 - Ø Real time clock
 - Ø Even counter
 - Ø Digital one-shot
 - Ø Programmable rate generator
 - Ø Square wave generator
 - Ø Binary rate multiplier
 - Ø Complex waveform generator
 - Ø Complex motor controller

Programmable Interval Timer (lanjutan)

- Digram Blok



Programmable Interval Timer (lanjutan)

- **DATA BUS BUFFER:**

1. 3-state, bi-directional, 8-bit buffer.
2. Interface pada 8254 ke bus sistem.

Programmable Interval Timer (lanjutan)

■ READ/WRITE LOGIC BLOCK

- ✓ Read/Write Logic Block menerima masukan dari sistem bus dan pembangkit sinyal kontrol pada beberapa fungsi blok dari 8254.
- ✓ A1 dan A0 memilih salah satu dari tiga counter atau control word register baik pada saat membaca atau penulisan.
- ✓ Pin RD=0 memberitahukan 8254 bahwa CPU melakukan proses pembacaan sebuah counter.
- ✓ Pin WR=0 memberitahukan 8254 bahwa CPU melakukan proses penulisan salah satu dari Control Word atau Inisialisasi counter
- ✓ Kedua RD dan WR sebagai syarat dari CS.

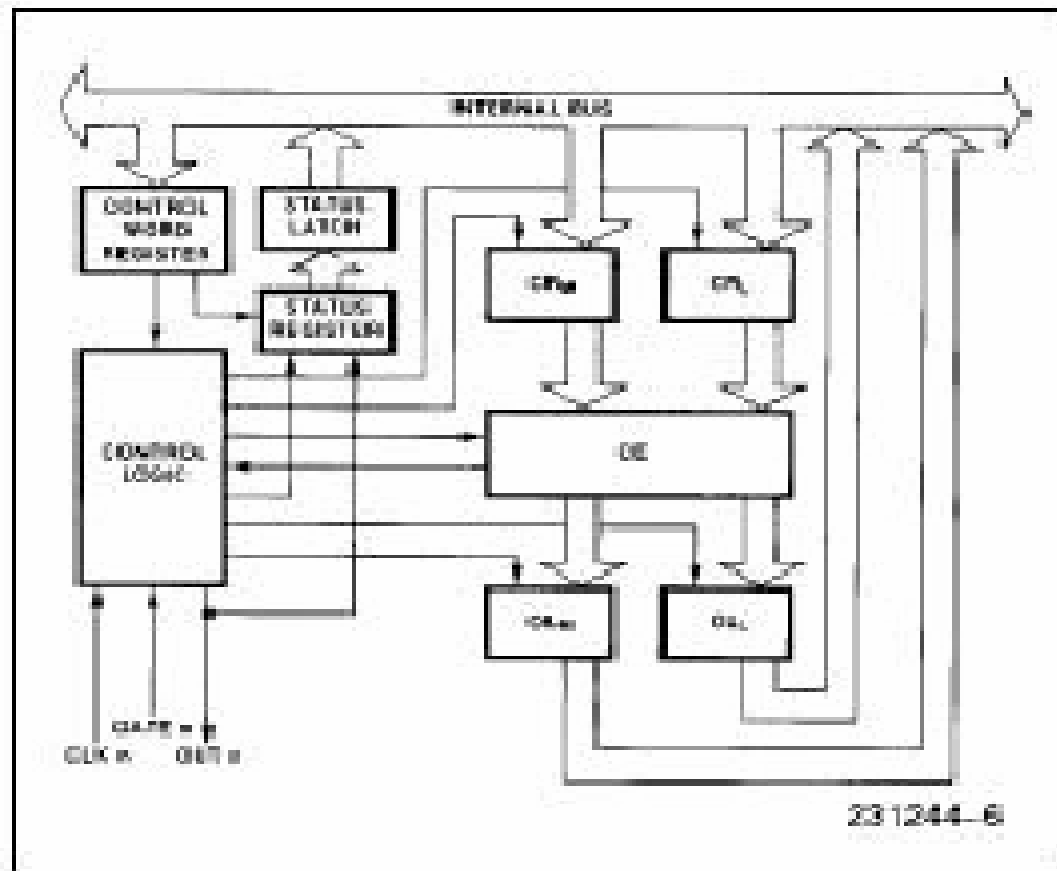
Programmable Interval Timer (lanjutan)

■ CONTROL WORD REGISTER

1. Register ini merupakan pemilihan pada Read/Write Logic ketika $A1, A0 = 11$.
2. Jika CPU melakukan operasi penulisan pada 8254, data yang terdapat pada control word register dan menafsirkan pada penggunaan control word yang didefinisikan sebagai operasi dari counter
3. Register Control Word hanya dapat melakukan penulisan. Informasi status yang tersedia saat Read-Back command.

Programmable Interval Timer (lanjutan)

- Diagram blok internal pada Counter



Programmable Interval Timer (lanjutan)

■ PROGRAMMING THE 8254

1. Merupakan program counter dari penulisan control word dan kemudian inisialisasi counter.
2. Control Words untuk menulisa pada register control word, dimana ketika $A_0, A_1 = 1$. Control word tersebut merupakan spesifikasi sebuah counter yang di program.
3. Inisialisasi counter pada penulisan di counter, tidak pada Control word. Masukan A_0, A_1 sebagai pemilih counter yang akan ditulis.
4. Format dari inisialisasi counter yang ditentukan dari penggunaan control word.

D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0
SC1	SC0	RW1	RW0	M2	M1	M0	BCD

Programmable Interval Timer (lanjutan)

- Mode Operasi
 - ❖ Mode 0: Interrupt On Terminal Count
 - ❖ Mode 1: Hardware Retriggerable One-shot
 - ❖ Mode 2: Rate Generator
 - ❖ Mode 3: Square Wave Mode
 - ❖ Mode 4: Software Triggered Strobe
 - ❖ Mode 5: Hardware Triggered Strobe (Retriggerable)

[Programmable Interrupt Controller]

■ Keunggulan:

1. Interupsi terdapat 8 tingkatan
2. Dapat di cascaded pada konfigurasi master-slave dengan 64 level interupsi.
3. Terdapat prioritas internal.
4. Mode perbaikan prioritas dan rotasi.
5. Mempunyai masing-masing intrupsi maskable.
6. Mode dan Mask dapat dirubah-rubah.

Programmable Interrupt Controller (lanjutan)

7. Persetujuan IRQ, menentukan prioritas, mengecek apakah masukan prioritas > level arus, menghasilkan sinyal interupsi.
8. Pada mode 8085, memberikan 3 byte panggilan Intruksi. Pada Mode 8086, memberikan 8 byte nomor vektor.
9. Mode Polling dan vektor.
10. Alamat awal dari ISR atau nomor vektor program.
11. Tidak membutuhkan clock.

Programmable Interrupt Controller (lanjutan)

■ Tujuan Interrupt

- Suatu interrupt hardware atau software disebut menyela pada melaksanakan program saat program dilakukan dan panggilan suatu prosedur. Prosedur yang dimaksud adalah interrupt handler atau interrupt service procedure.
- Interrupt akan dilaksanakan ketika suatu I/O device membutuhkan hanya adakalanya pada perpindahan data rendah
- Contoh proses interrupt keyboard, printer memindahkan data dari memori.

Programmable Interrupt Controller (lanjutan)

■ Interrupt

- Pada interrupt dari keluarga Intel pada mikroprosesor terdapat :
 - 2 pin hardware yaitu Request Interrupts (INTR dan NMI) dan 1 pin hardware (INTA) untuk mengetahui adanya permintaan interrupt melalui INTR.
 - Interrupt Software INT,INTO,INT 3, dan BOUND
 - 2 bit flag, IF(interrupt flag) dan TF (trap flag), digunakan dengan struktur interrupt dan suatu intruksi kembali IRET (atau IRETD pada 80386, 80486, atau Pentium/Pentium Pro)
- Vektor Interrupt
 - Pada tabel vektor interrpt pada lokasi pertama terletak di 1,024 byte dari alamat memori 000000H-0003FFH
 - Terdapat perbedaan 256 dari 4 byte interrupt vectors
 - Suatu interrupt vector berisi alamat (segment and offset) dari rutin pelayan interrupt.

Programmable Interrupt Controller (lanjutan)

- Operasi Mode Interrupt
 - Ketika mikroprosesor melakukan eksekusi terhadap suatu instruksi, hal ini akan menentukan apakah suatu interrupt aktif melakukan pemeriksaan
 - (1) instruction executions
 - (2) single-step
 - (3) NMI
 - (4) coprocessor segment overrun
 - (5) INTR
 - (6) INT instruction in the order presented

Programmable Interrupt Controller (lanjutan)

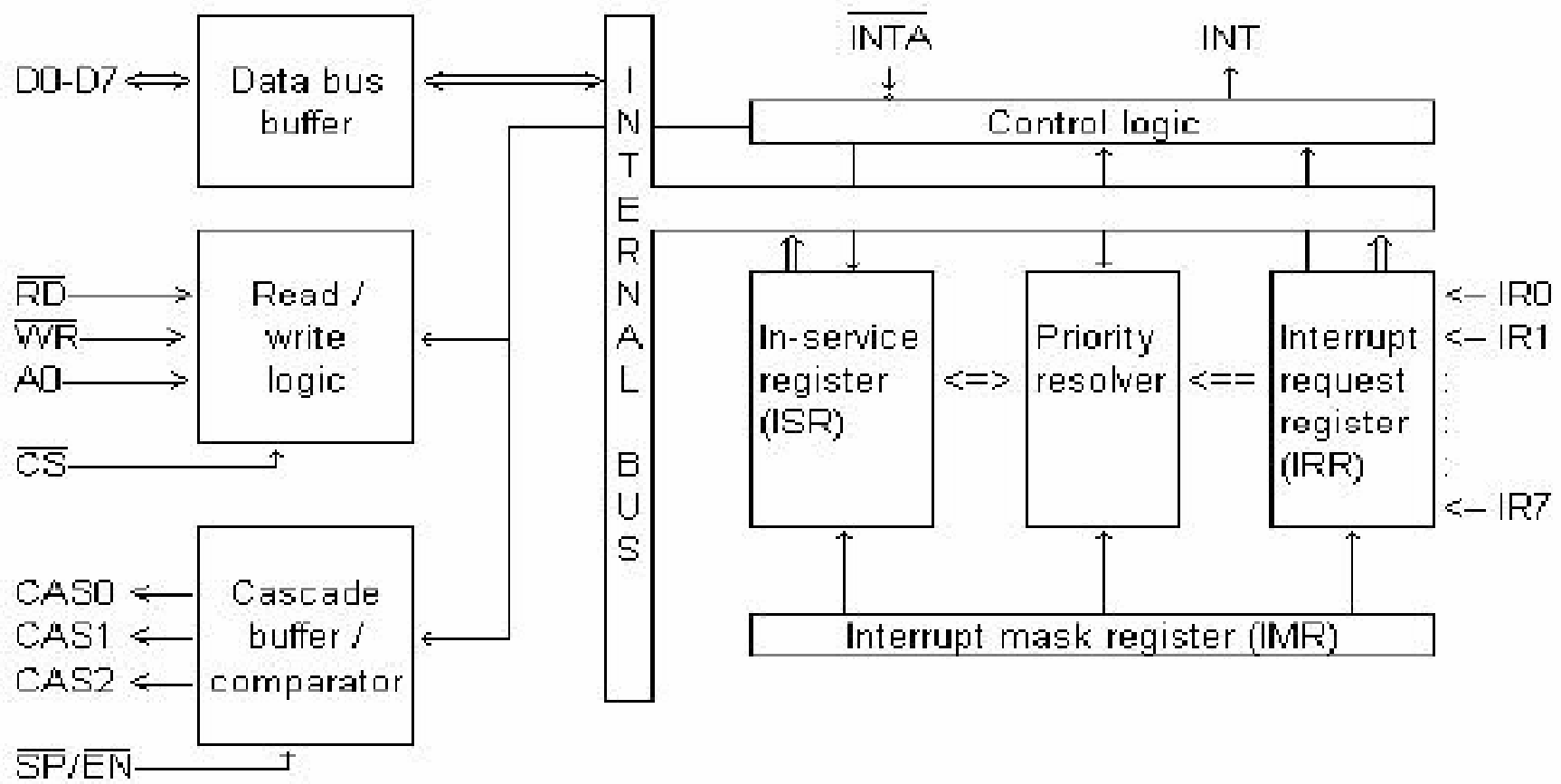
■ Pin-pin dan Fungsinya

\overline{CS}	1	28	Vcc
\overline{WR}	2	27	A0
\overline{RD}	3	26	\overline{INTA}
D7	4	25	IR7
D6	5	24	IR6
D5	6	23	IR5
D4	7	22	IR4
D3	8	21	IR3
D2	9	20	IR2
D1	10	19	IR1
D0	11	18	IR0
CAS0	12	17	INT
CAS1	13	16	$\overline{SP/EN}$
gnd	14	15	CAS2

D0-D7	Bi-directional, tristated, buffered data lines. Connected to data bus directly or through buffers
\overline{RD} -bar	Active low read control
\overline{WR} -bar	Active low write control
A0	Address input line, used to select control register
\overline{CS} -bar	Active low chip select
CAS0-2	Bi-directional, 3 bit cascade lines. In master mode, PIC places slave ID no. on these lines. In slave mode, the PIC reads slave ID no. from master on these lines. It may be regarded as slave-select.
\overline{SP} -bar / \overline{EN} -bar	Slave program / enable. In non-buffered mode, it is \overline{SP} -bar input, used to distinguish master/slave PIC. In buffered mode, it is output line used to enable buffers
INT	Interrupt line, connected to INTR of microprocessor
\overline{INTA} -bar	Interrupt ack, received active low from microprocessor
IR0-7	Asynchronous IRQ input lines, generated by peripherals.

Programmable Interrupt Controller (lanjutan)

■ Block diagram



Programmable Interrupt Controller (lanjutan)

- **Interrupt sequence (single PIC)**
 1. Satu atau beberapa IR akan high ($IR=1$).
 2. Membandingkan bit IRR yang di set.
 3. 8259 Menilai permintaan dan mengirim INT ke CPU.
 4. CPU mengirimkan INTA.
 5. Prioritas ISR High yang di set. IRR di reset.
 6. 8259 mengeluarkan perintah CALL pada bus data.
 7. CALL menyebabkan CPU menginisialisasi beberapa INTA.
 8. 8259 mengeluarkan alamat sub rutin, pertama low bit, kemudian high bit.
 9. Bit ISR di reset pada mode.

Programmable Interrupt Controller (lanjutan)

- Programming pada 8259A
 - Pemrograman pada 8259A dilakukan dengan 2 langkah proses, Pertama, Initialization command words (ICWs); Kedua Operation command words (OCWs).
 - Pada 8259A mempunyai 3 status registers: IMR (interrupt mask register), ISR (in-service register), and IRR (interrupt request register)

Selesai