

[Arsitektur Dasar μ P]

Sistem Komputer
Universitas Gunadarma



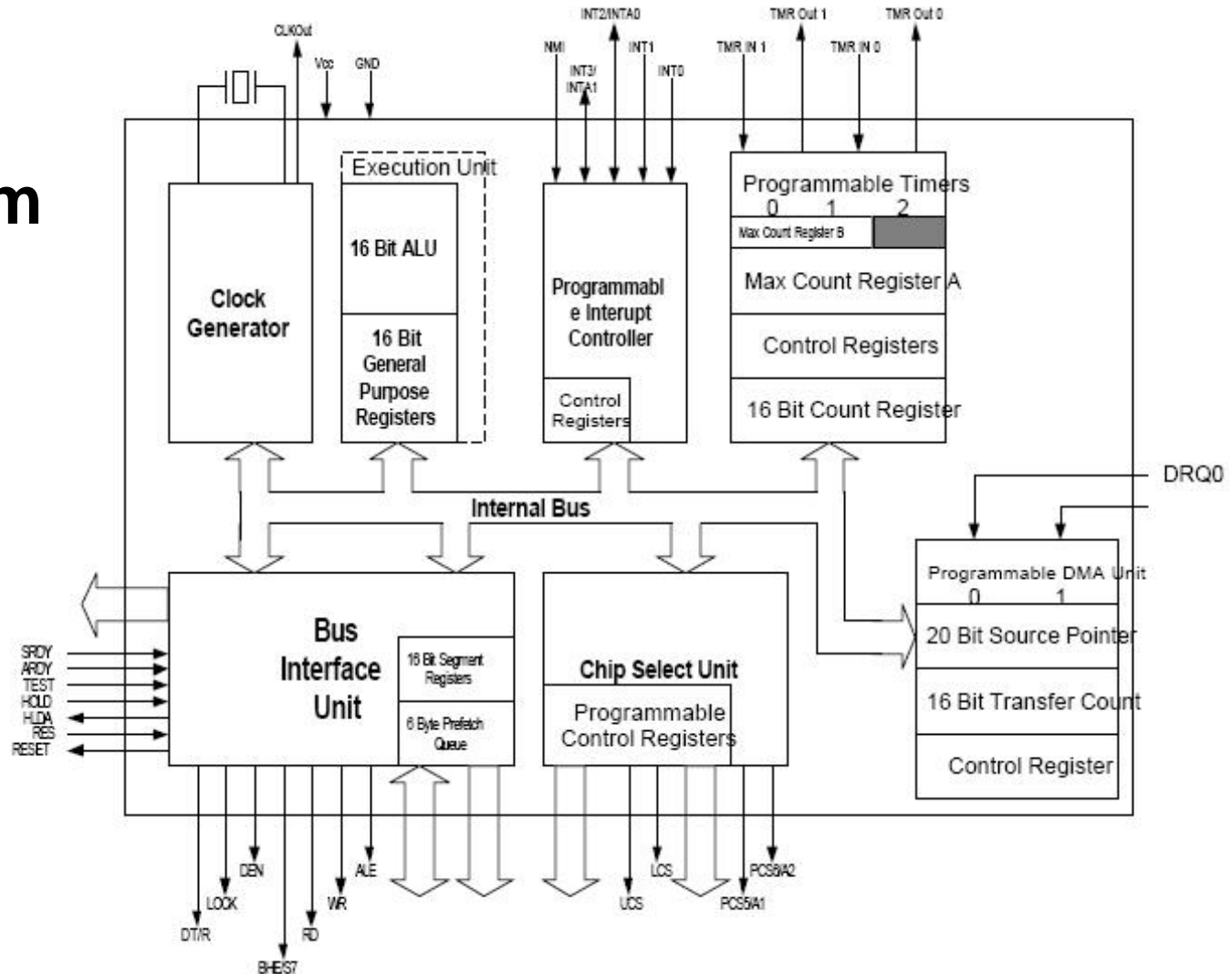
[Mikroprosesor 80186/80188]

■ **Arsitektur**

1. **Lebar data bus** diantaranya sebagai berikut :
 - Mikroprosesor 80186 mempunyai bus data 16 bit
 - Mikroprosesor 80188 mempunyai bus data 18 bit
2. **Struktur Register Internal** dari 80186/80188 dan 8086/8088 secara virtual adalah sama.
3. **Vektor Interupsi** tambahan yang tidak digunakan dalam mikroprosesor 8086/8088 dan
4. Beberapa **Built-In I/O** yang sangat handal.

Mikroprosesor 80186/80188 (lanjutan)

■ Blok Diagram



[Mikroprosesor 80186/80188 (Lanjutan)]

■ Intruksi Set

1. Push Immediate (PUSHA dan POPA) :
Pemuatan awal stack dengan informasi.
2. Integer Immediate Multiplication (IMUL) :
Memungkinkan isi dari suatu integer atau lokasi memori untuk dimultiplied oleh byte.
3. Operant antara lain : *tujuan, byte yang dekat, sumber.*

[Mikroprosesor 80186/80188 (Lanjutan)]

4. Shift and Rotate (SHL, SHR, ROL, ROR dan lainnya) : Dapat menggunakan hitungan yang dekat.
5. String I/O : INS dan OUTS, serta INSB dan OUTSB untuk mengirimkan byte data. INSW dan OUTSW untuk mengirimkan kata data.
6. BOUND : Mengecek batas bagian dari memori.
7. Enter dan Leave : Membuat dan meninggalkan frame stack untuk bahasa dengan level yang lebih tinggi.

[Mikroprosesor 80286]

■ **Arsitektur**

- Mikroprosesor 80286 adalah versi mikroprosesor 8086 tingkat tinggi yang dirancang untuk multiuser dan lingkungan multitasking.
- Mikroprosesor ini dapat mengalamatkan 16 Mbyte memori fisik dan 1 Gbyte virtual memori dengan menggunakan unit manajemen memori yang ditempatkan dalam mikroprosesor.
- Mikroprosesor 80286 dioptimalkan untuk melaksanakan instruksi dengan putaran jam yang lebih sedikit dibandingkan dengan 8086.

Mikroprosesor 80286 (lanjutan)

■ Blok Diagram

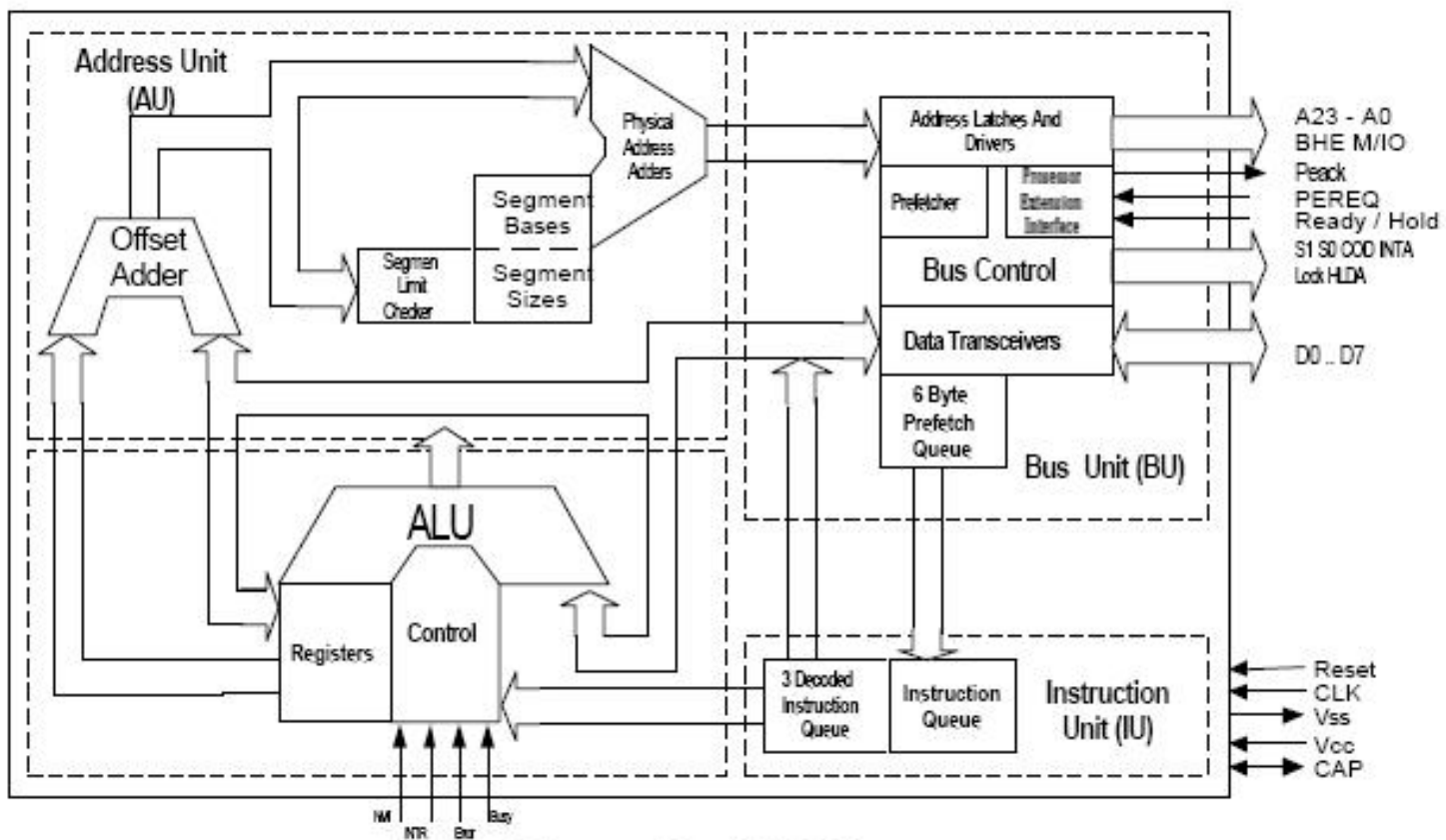


Diagram Block 80286

[Mikroprosesor 80286 (Lanjutan)]

■ Intruksi Set

1. Clear Task-switch Flag Instruction (CLTS) : Jika 0 terjadi bit flag, sedangkan 1 dan koprosesor 80287 digunakan oleh task maka akan terjadi interupsi (tipe 9). Intruksi ini digunakan dalam program sistem dan hanya dilakukan dalam mode yang terlindung pada level istimewa nol.
2. Load Access Right (LAR) : Membaca segment dan menempatkan copy dari kanan akses ke dalam register 16 bit.

Mikroprosesor 80286 (Lanjutan)

3. Load Segment Limit (LSL) : Memuat register yang ditentukan pemakai dengan batas segmen. Register ke-2 menunjukkan pemilih segmen yang mengalamatkan dimasukkan kedalam register pertama.
4. Adjust Requested Priviledge Level (ARPL) : Mengetes pemilih hingga level sektor yang diperlukan, yang istimewa, tidak terlanggar.
5. Verify for Read Access (VERR) : Menguji apakah segmen yang ditunjukkan oleh operandnya dapat dibaca atau tidak.
6. Verify for Write Access (VERW) : Menguji apakah segmen yang ditunjukkan oleh operandnya dapat dituliskan.

[Mikroprosesor 80286 (Lanjutan)]

■ Mode Operasi

1. Mode Real
2. Mode Virtual

Mode Real

- Bit A19 – A0 yang aktif dan digunakan untuk mengalamatkan 1 Mbyte memory.
- Hubungan Alamat A23-A20 berisi logika 0, sehingga hanya 1 Mbyte memori yang pertama dapat dialamatkan.
- Berfungsi secara sempurna tanpa adanya perubahan.

[Mikroprosesor 80286 (Lanjutan)]

Mode Virtual

- Mengalamatkan suatu lokasi dalam rentangan alamat 16 Mbyte.
- Dikontrol oleh Memori Manajemen Unit
- Mengalamatkan ruang alamat virtual dari 1 Gbyte (jika diperlukan).
- Pengalamatan virtual diselesaikan oleh MMU (Memori Manajemen Unit)

Mikroprosesor 80286 (Lanjutan)

■ Struktur Register

General Purpose			
AX	A _H	A _L	Akumulator
BX	B _H	B _L	Base
CX	C _H	C _L	Count
DX	D _H	D _L	Data
BP			Base Pointer
SI			Source Index
DI			Destination Index
SP			Stack Pointer

Housekeeping		
F		Flags
IP		Instruction Pointer
MSW		Machine Status Registers

Segment	Segment Descriptor		
CS			
DS			
ES			
SS			

Selector	Right	Base Address	Size
	GDTR		
	IDTR		

Mikroprosesor 80286 (Lanjutan)

■ Register interrupt Vektor

Type	Deskripsi
0	Divide – error
1	Single Step
2	Non Maskable
3	Breakpoint
4	INTO
5	BOUND
6	Invalid Opcode
7	Prosesor extension – not present
8	Double protection
9	Prosesor extension segment overrun
A	Task Segment format
B	Segment not present
C	Stack
D	General Protection
E	Prosesor extension error

[Mikroprosesor 80386]

■ **Arsitektur**

- Mikroprosesor 80386 merupakan versi 32 bit penuh dari mikroprosesor 16 bit 8086/80286 atau yang terdahulu dan merepresentasikan perkembangan besar pada aritektur peralihan dari arsitektur 16 bit ke arsitektur 32 bit.
- Bersamaan dengan ukuran word yang lebih besar ini adalah banyaknya perbaikan dan fitur – fitur tambahan. 80386 juga mencakup registrasi ekstended 32 bit bus alamat dan data 32 bit.

[Mikroprosesor 80386 (Lanjutan)]

- Feature 80386 adalah : *multitasking, manajemen memori, memori virtual dengan atau tanpa paging (pemberian nomor), perlindungan software, dan sistem memori yang besar.*
- Versi 80386 umum tersedia **80386DX** dan **80386SX**, yang merupakan versi dengan bus diperkecil dari 80386. Sedangkan versi 80386EX memakai sistem bus AT, kontroler RAM dinamik, logika seleksi chip yang dapat diprogram, 26 pin alamat, 6 pin data dan 24 pin I/O.

[Mikroprosesor 80386 (Lanjutan)]

- Level Tegangan 80386 yang bervariasi, sehingga membuat Mikroprosesor ini tersedia dalam beberapa kecepatan clock

Tipe	Tegangan (Volt)	Frekuensi (Hz)	Arus (Ampere)
80386	+5	25M	550m
		20M	500m
		16M	450m
		33M	600m

[Mikroprosesor 80386 (lanjutan)]

■ **Sistem Memori**

Sistem memori fisik dalam 80386 mempunyai ukuran 4 Gbyte dan dapat dialamatkan sedemikian, sehingga memori dibagi kedalam empat bank memori, dengan masing-masing bank berisi 1 Gigabyte. Karena dengan lebar 32 bit merupakan path bus data antara mikroprosesor dan memorinya adalah 32 bit.

■ **Sistem I/O**

Keuntungan utama dari I/O yang dipetakan memori adalah bahwa beberapa ruang memori berkurang ke peralatan I/O, sedangkan sistem I/O yang diisolasi, tidak ada satupun ruang memori yang diarahkan ke I/O. dimana I/O yang diisolasi adalah bahwa hanya instruksi IN atau OUT untuk mengirim/mengambil dari I/O.

[Mikroprosesor 80386 (lanjutan)]

- **Memori dan Sinyal Kontrol I/O**
- Sinyal *M/IO* digunakan untuk menunjukkan apakah putaran bus akan mengirim-kan data memori atau data I/O.
- Sinyal *W/R* jika berlogika 0 untuk melakukan operasi pembacaan, dan logika 1 akan melakukan operasi penulisan.
- Sinyal *ADS* digunakan untuk kuantitas dua kontrol Sinyal sebelumnya diatas.

[Mikroprosesor 80386 (Lanjutan)]

■ Instruksi Set

Instruksi	Tujuan
BSF / BSR	Bit Scan Forward / Reverse
BT	Bit Test
BTC / BTR / BTS	Bit Test and Complement / Reset / Set
LFS / LGS / LSS	Load FS / GS / SS
MOVSX	Move with Sigh Extension
MOVCZ	Move with Zero extend
SET	Set byte on condition
SHLD	Double Precision Shift Left
SHRD	Double Precision Shift Right

Mikroprosesor 80386 (Lanjutan)

■ Struktur Register

EAX		AH	AL	AX	General Purpose Registers
EBX		BH	BL	BX	
ECX		CH	CL	CX	
EDX		DH	DL	DX	
ESP		SP			
EBP		BP			
EDI		DI			
ESI		SI			
		CS		Segment Registers	
		DS			
		ES			
		SS			
		FS			
		GS			
EIP		IP		Housekeeping Registers	
EFLAG		FLAG			

[Mikroprosesor 80486]

■ **Arsitektur**

- Memiliki peralatan yang terintegrasi tinggi yang berisi \pm 1.2 Juta transistor.
- Dialokasikan dalam sirkuit Memori Manajemen Unit.
- Koprosesor numerik yang lengkap dan kompatibel dengan 80x87.
- Memori cache dengan kecepatan tinggi yang berisi 8 Kbyte memori.

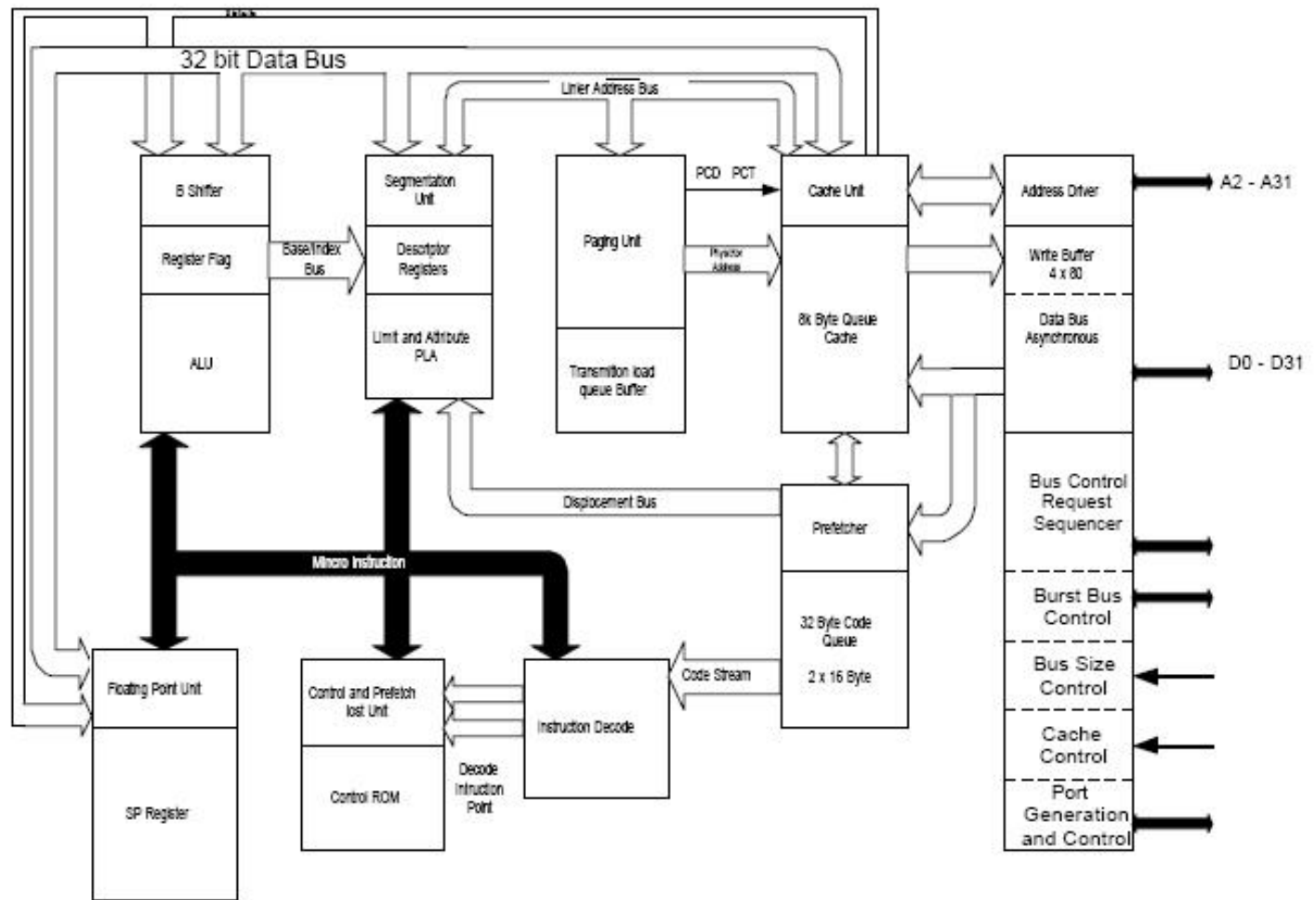
[Mikroprosesor 80486 (Lanjutan)]

Arsitektur 80486 identik dengan 80386, oleh karena itu ilustrasi register – register pada 80486 tidak ada perbedaan dengan mikroprosesor 80386.

Design RISC (*Reduced Instruction Set Computer*) dari 80486 akan mengurangi jumlah waktu yang diperlukan untuk melakukan beberapa instruksi ke satu cycle clock saja. MMU (Memori Manajemen Unit) memungkinkan 80486 untuk mengakses segmen dalam beberapa ukuran hingga 4 Gbyte. MMU juga menyediakan 4 level proteksi pada bilangan PL0 hingga PL3.

Mikroprosesor 80486 (lanjutan)

■ Blok Diagram



[Mikroprosesor 80486 (Lanjutan)]

■ Instruksi Set

Instruksi	Tujuan
BSWAP	Allows the 4 bytes in a 32 bit registers to be reordered from lowest to highest or highest to lowest
XADD	Accomplishes the same thing that BSWAP accomplishes on 16 bit data and also performs addition
CMPXCHG	Reorder 16 bit data and then compares them
INVD	Flushes the internal cache memori
WBINVD	Flushes the internal cache memory after writing dirty lines to the memory system
INVLPG	Invalidates a TLB entry

[Mikroprosesor PENTIUM]

■ **Arsitektur Global**

- **Struktur cache yang lebih kompleks** untuk cache data dan instruksi lain
- **Prosesor integer dual lebih akurat** yang dapat melakukan dua instruksi per clock (secara bersamaan)
- **Bus data yang lebih lebar**, dimana ditambah dari 32 bit menjadi 64 bit. Sehingga instruksi akan lebih besar kemungkinan untuk melakukan dalam waktu yang bersamaan.
- **Koprosesor numerik yang lebih cepat** yang beroperasi sekitar lima kali lipat lebih cepat dari koprosesor numerik 80486 atau mikroprosesor versi sebelumnya.
- **Logika prediksi percabangan** yang dapat memungkinkan program bercabang dieksekusi dengan lebih efisien.
- **Tehnologi MMX (Multimedia Extention)** yang dirancang untuk mengeksekusi instruksi dengan kecepatan tinggi dan hanya di khususkan untuk device (peralatan) multimedia.

Mikroprosesor PENTIUM (Lanjutan)

■ Pentium Pro

- Arsitektur internal dapat menjadwalkan sampai lima instruksi untuk eksekusi dan unit floating point yang masih lebih cepat lagi.
- Cache untuk tingkat 2 adalah 256 Kbyte / 512 Kbyte. Dan cache tingkat satu adalah 16 Kbyte.
- Terdapat bus alamat 36 bit, yang memungkinkan akses ke memori sampai dengan 64 Gbyte.
- Catu daya +3,3 Volt dengan arus maksimum 9,9 mA untuk 150 MHz Pentium Pro untuk masukan, dan Arus 48 mA pada tingkat logika 0 untuk keluaran (output).

Mikroprosesor PENTIUM (Lanjutan)

■ Pentium II

- Cache pada Pentium pro tidak ditemukan lagi, karena mikroprosesor pentium II di kemas dalam bentuk papan rangkaian yang tercetak yang berbeda dari bentuk sebelumnya.

Mikroprosesor PENTIUM (Lanjutan)

■ Pentium III

- Sistem bus antara 133 MHz atau 100 MHz
- Terdapatnya Advanced Transfer Cache sebesar 256 Kbyte dalam kemasan Level 2 (L2) dengan Error Correcting Code (ECC).
- Terdapat Data Prefetch Logic (DPL) sebagai antisipasi jika membutuhkan data

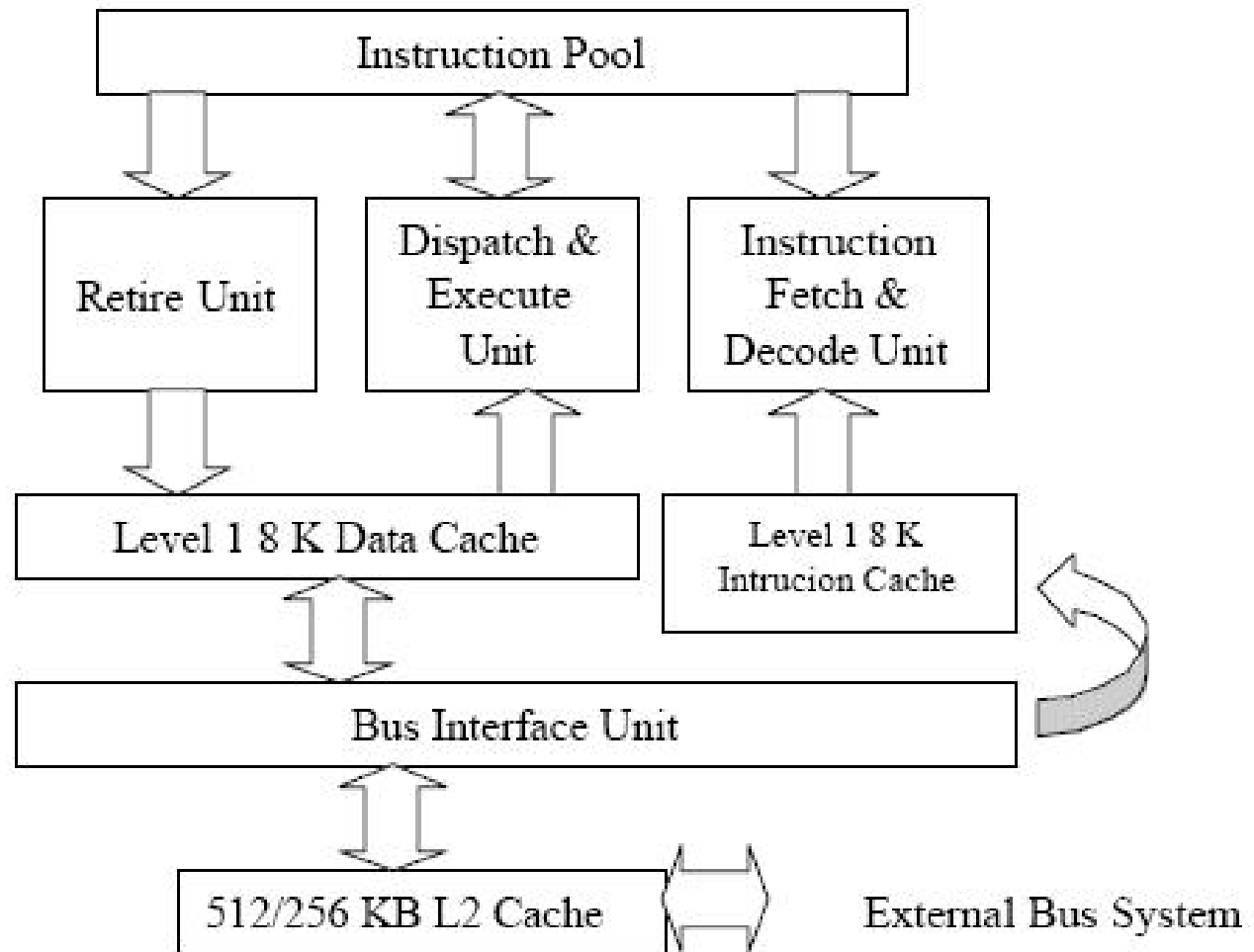
Mikroprosesor PENTIUM (Lanjutan)

■ Pentium IV

- Terdapat mPGA-487
- Support pada intel 850 dan 845 family.
- Terdapat cache 12 K micro-op trace cache dan 8 Kbyte L1 data cache pada addition ke L2 cache memori.

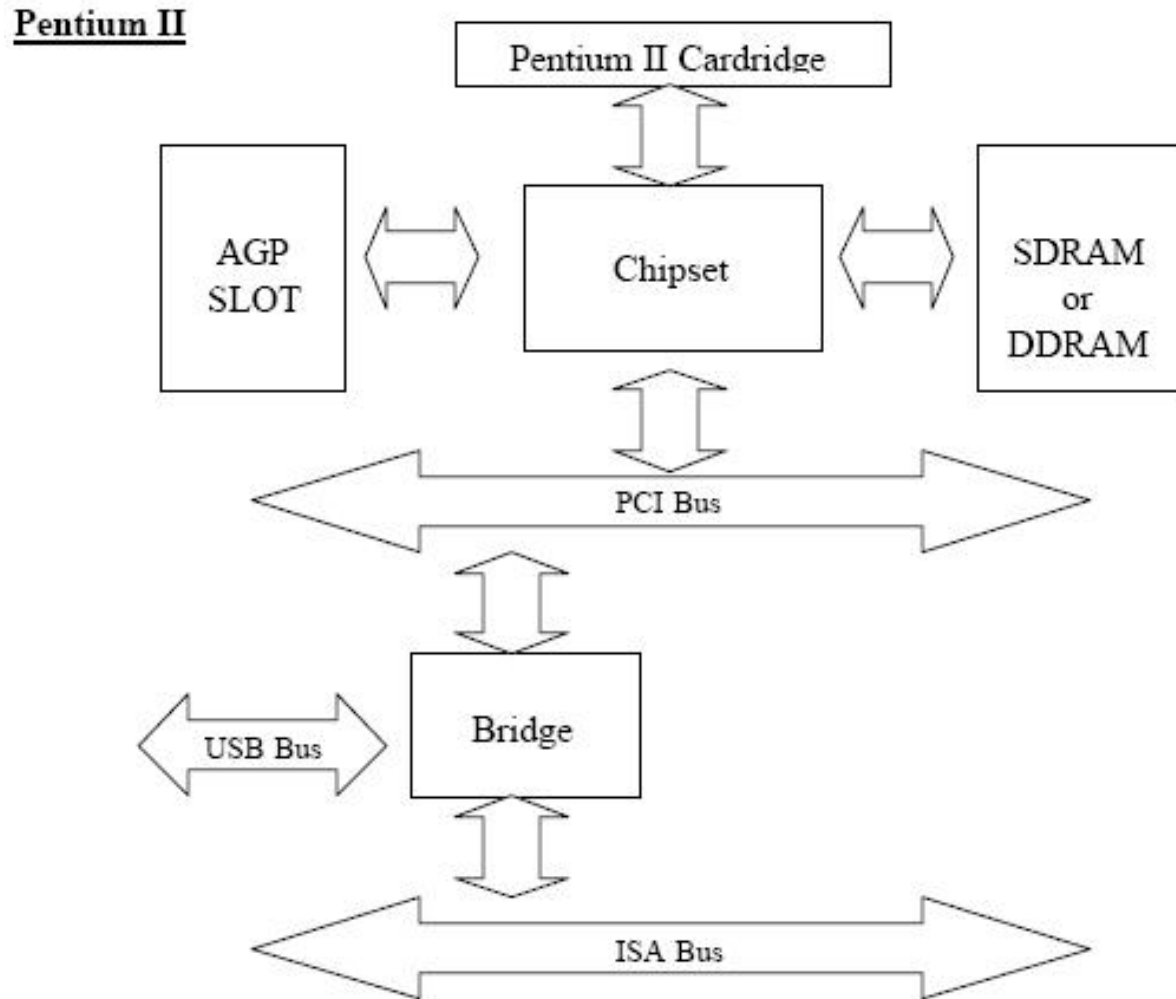
Mikroprosesor PENTIUM (lanjutan)

■ Blok Diagram Pentium PRO



Mikroprosesor PENTIUM (lanjutan)

■ Blok Diagram Pentium II



Mikroprosesor PENTIUM (Lanjutan)

■ Instruksi Set

○ Pentium

Instruksi	Fungsi
CMPXCHG8B	Bandungkan dan pertukarkan 8 byte
CPUID	Kembalikan kode identifikasi CPU
RDTSC	Baca pencacah time stamp
RDMSR	Baca register spesifik model
WRMSR	Tulis register spesifik model
RSM	Kembali dari interupsi manajemen sistem

○ Pentium Pro

Tambahan Instruksi adalah : FCMOV, CMOV

○ Pentium II

Tambahan intruksi adalah : SYSENTER, SYSEXIT, FXSAVE, FXRSTOR